

SEMICONDUCTOR LASER DEVICE AND OPTICAL DISC DRIVE

Patent Number: ☐ [WO03043151](#)
Publication date: 2003-05-22
Inventor(s): OHBAYASHI KEN (JP); YAMAMOTO KEI (JP); FUJISHIRO YOSHIE (JP)
Applicant(s): OHBAYASHI KEN (JP); SHARP KK (JP); YAMAMOTO KEI (JP); FUJISHIRO YOSHIE (JP)
Requested Patent: ☐ [JP2003152281](#)
Application Number: WO2002JP11823 20021113
Priority Number(s): JP20010350030 20011115
IPC Classification: H01S5/343
EC Classification:
Equivalents:
Cited Documents: [JP10107369](#); [JP9162482](#); [JP2001168458](#)

Abstract

The threshold current of a 780-nm band InGaAsP well layer semiconductor laser device is low; The well layer is made of InGaAsP the P composition of which is 0.51 less than 0.55 to prevent spinodal decomposition in growing InGaAsP; The well layer is subject to compressive strain of 0.65% less than 1% and greater than 0.25% to reduce the threshold current; Thus, a 780-nm wavelength band InGaAsP well layer semiconductor laser device is produced in which degradation of the active region is prevented and the threshold current is reduced; Therefore the laser device can operate for a long time even in outputting high power of 100 mW or greater; A tensile strain of -1.2% is introduced into the barrier layer in the active region; thereby to compensate the stress due to the compressive strain of the well layer; As a result the reliability during high output is further increased;

Data supplied from the esp@cenet database - I2

[TOP](#)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-152281

(P2003-152281A)

(43) 公開日 平成15年5月23日 (2003.5.23)

(51) Int.Cl.

H01S 5/343

識別記号

F I

H01S 5/343

テマコード (参考)

5F073

審査請求 未請求 請求項の数 7 O L (全 13 頁)

(21) 出願番号 特願2001-350030 (P2001-350030)

(22) 出願日 平成13年11月15日 (2001.11.15)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 藤城 芳江

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 大林 健

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100062144

弁理士 青山 葆 (外1名)

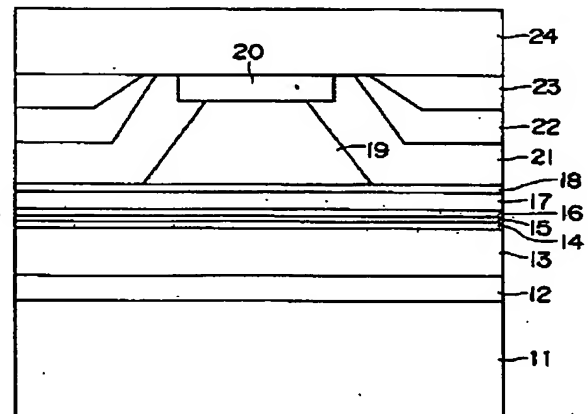
最終頁に続く

(54) 【発明の名称】 半導体レーザ素子およびそれを用いた光ディスク装置

(57) 【要約】

【課題】 780nm帯 InGaAsP 井戸層半導体レーザ素子の低閾値電流化を図る。

【解決手段】 井戸層をP組成が0.55よりも小さい0.51のInGaAsPで構成して、InGaAsPを成長時にスピノーダル分解が発生しないようにする。また、井戸層の歪を1%よりも小さく且つ0.25%よりも大きい0.65%の圧縮歪として、閾値電流を低減する。こうして、活性領域15の劣化を防ぐと共に閾値電流を下げることによって、100mW以上の高出力時でも安定して長時間動作が可能な波長780nm帯 InGaAsP 井戸層半導体レーザ素子を得る。さらに、活性領域15内の障壁層に-1.2%の引張歪を導入して井戸層の圧縮歪による応力を補償することによって、高出力時の信頼性をさらに高くする。



【特許請求の範囲】

【請求項1】 GaAs基板上に、少なくとも、第1導電型クラッド層と、第1ガイド層と、圧縮歪が導入された井戸層を含む歪量子井戸活性領域と、第2ガイド層と、第2導電型クラッド層が順次形成された発振波長が0.76 μ mより大きく且つ0.8 μ mより小さい半導体レーザ素子において、

上記井戸層を、InGaAs_{1-x}P_xで構成すると共に、上記井戸層の構成材料の格子定数をa(well)とし、上記GaAs基板の格子定数をa(GaAs)とした場合に、 $x < 0.55$

$\{a(\text{well}) - a(\text{GaAs})\} / a(\text{GaAs}) \times 100 < 1.0$ (%)

の関係が成立することを特徴とする半導体レーザ素子。

【請求項2】 請求項1に記載の半導体レーザ素子において、

上記井戸層の歪量を表わす上記「 $\{a(\text{well}) - a(\text{GaAs})\} / a(\text{GaAs}) \times 100$ 」の値は、0.25%よりも大きいことを特徴とする半導体レーザ素子。

【請求項3】 請求項1あるいは請求項2に記載の半導体レーザ素子において、

上記井戸層のV族元素中におけるP組成を表わす上記xの値は、0.50よりも小さいことを特徴とする半導体レーザ素子。

【請求項4】 請求項1乃至請求項3の何れか一つに記載の半導体レーザ素子において、

上記井戸層の歪量は、0.5%よりも小さいことを特徴とする半導体レーザ素子。

【請求項5】 請求項1乃至請求項4の何れか一つに記載の半導体レーザ素子において、

上記歪量子井戸活性領域は障壁層を含んで構成されており、

上記障壁層には引張歪が導入されていることを特徴とする半導体レーザ素子。

【請求項6】 請求項1乃至請求項5の何れか一つに記載の半導体レーザ素子において、

上記井戸層の層厚は、8nmよりも大きいことを特徴とする半導体レーザ素子。

【請求項7】 請求項1乃至請求項6の何れか一つに記載の半導体レーザ素子を、発光装置として用いたことを特徴とする光ディスク装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、近年、特に高い光出力が要求されるCD(コンパクトディスク)やMD(ミニディスク)等の分野における光ディスク装置に用いられる半導体レーザ素子、および、その半導体レーザ素子を用いた光ディスク装置に関する。

【0002】

【従来の技術】AlGaAs系の半導体レーザ素子は、C

D/MD等の光ディスク分野でのピックアップ用発光装置を始めとして様々な用途に数多く用いられている。この半導体レーザ素子においては、例えば、n-GaAs基板上に、n-AlGaAsクラッド層、AlGaAs活性層、p-AlGaAsクラッド層、p-GaAsコンタクト層を順次積層した構造が一般に用いられている。しかしながら、このような構造の場合には、活性層にAl元素を含んでいるために、高出力で動作させる場合には、瞬時光学損傷(Catastrophic Optical Damage: COD)や素子寿命等の信頼性に関する大きな問題を抱えている。これは、Alがその性質上非常に酸化され易い物質であるため、Alを含む層においてはその劈開形成された共振器端面に酸化による非発光再結合準位が多数形成されることによる。このことから、AlGaAs系の半導体レーザ素子における特に活性層およびその周辺の層をAlフリー化する改良が試みられている。

【0003】このようなAlフリー化された半導体レーザ素子として、特開平11-220244号公報に開示されているようなものがある。この半導体レーザ素子の構造を図9に示す。GaAs基板1上に、p-AlGaAs下部クラッド層2、i-InGaAsP下部光ガイド層3、無歪又は-0.3%以下の引張歪を呈する1層のInGaAsP井戸層と引張歪を呈する2層のInGaAsP障壁層とを交互に積層して成る多重量子井戸活性領域4、i-InGaAsP上部光ガイド層5、n-AlGaAs上部第1クラッド層6、n-InGaPエッチングストップ層7、n-AlGaAs上部第2クラッド層8およびn-GaAsコンタクト層9が、この順に積層されて形成されている。そして、エッチングストップ層7の直上に上部第2クラッド層8およびコンタクト層9で成るリッジストライプ構造が形成されている。

【0004】このリッジストライプ構造は、高さが2.2 μ mであり、幅がエッチストップ7の直上で最も広い個所で約3 μ mである。上記リッジストライプ構造における両側面には絶縁膜10としてSiO₂膜が積層されており、リッジストライプ構造の直下にのみ電流が流れる電流狭窄構造を形成している。上記構成の半導体レーザ素子は、活性領域としてAlを含まない材料を用いることによって、Alの酸化による劈開端面の劣化を防いでCODレベルを向上させている。

【0005】尚、本従来の半導体レーザ素子においては、上記井戸層の歪として無歪または引張歪を適用しているが、その理由は以下の通りである。

【0006】すなわち、4元化合物であるInGaAsPにおいては、構成原子の大きさや結合エネルギー等に差があるために、自由エネルギーの観点から相分離した方が安定となる組成および温度を有する場合がある。この相分離現象をスピノーダル分解という。また、上述したような相分離を起こす領域をミシビリティギャップと言う。

【0007】図10に、InGaAsPがスピノーダル分解する温度を表すスピノーダル曲線を示す。この曲線は、文献Jap. J. Appl. Phys., 21, p797(1982)等に示されており、一般によく知られている。ある組成のInGaAsPを成長させる場合には、図10に示される温度よりも低い温度で成長させるとスピノーダル分解が起るとされている。したがって、例えば、600℃の曲線上にある組成のInGaAsPは600℃以上の温度で成長する必要がある。また、この600℃の曲線よりも内側の組成で成長させる場合には、さらに高い温度で成長させなければならないことになる。

【0008】ところが、通常、上記InGaAsPをMOCVD(有機金属気相成長)法等によって成長する場合、成長温度は600℃～670℃程度で行われる。これは、P元素の蒸気圧が高くて脱離し易いために、成長温度を高くできないことによる。したがって、600℃～670℃のスピノーダル曲線よりも内側の組成のInGaAsPを成長させようとすると、スピノーダル分解を起こして良好な結晶が成長できないことになる。そのために、600℃～670℃の成長温度で成長させて確実に良好な結晶を得るためには、少し低めの温度である500℃～600℃付近のスピノーダル曲線を境界として、その外側の組成で成長させるべきであると考えられる。

【0009】また、図10には、J. Electron. Mater., 3, 3, p635(1974)に示されて一般に知られているInGaAsP等のエネルギーバンドギャップ(Eg)線も記載している。さらに、GaAsに対する歪量(1.0%, 0.25%, 0%, -1.0%を)を示す線を破線で記載している。

【0010】ここで、例えば、InGaAsP井戸層を有する半導体レーザ素子を、780nmで発振させることを考える。その場合、InGaAsP井戸層に要求されるEgは、図10に領域(a)と示された1.55eV～1.60eV付近となる。したがって、その領域(a)の中において確実に良好な結晶を得るスピノーダル曲線の境界である500℃～600℃は、丁度、GaAsに対する歪量が0%の無歪となる付近である。以上のことから、良好な結晶を得るためには、図10において、領域(a)の中であってスピノーダル曲線の境界500℃～600℃よりも右下方向、すなわち無歪あるいは引張歪となる領域での組成にする必要である。特に、領域(a)中において、歪の効果が大きく現れてくる0.25%以上の圧縮歪となる組成では、スピノーダル分解する温度が最低でも650℃以上となるため、確実に良好な結晶を得ることは困難なのである。

【0011】

【発明が解決しようとする課題】半導体レーザ素子に歪を用いた場合、一般的な歪の効果として閾値電流の低下が期待できる。但し、歪による閾値電流の低下の程度は、圧縮歪および引張歪の何れの場合であってもその歪量によって変化する。歪量と閾値電流密度との関係につ

いては、例えば通信用長波長で発振するInGaAs井戸層に関して文献P. J. A. Thijs, Proc. 13th IEEE Int. Semiconductor Laser Conf., Takamatsu Japan, p2(Sept. 1992)がある。この文献に記載されている歪量と閾値電流密度との関係を図11に示す。これによると、圧縮歪および引張歪の何れの場合も1.5%付近で最も閾値電流密度が下がっている。そして、引張歪の場合には0%～-1%位の間で無歪の場合以上に閾値電流密度が高くなっている。したがって、引張歪の場合に低い閾値電流密度を得るためには、歪が-1%を超える必要がある。

【0012】しかしながら、上記従来の780nmで発振させるInGaAsP井戸層を有する半導体レーザ素子の場合には、上述したように、図10において、InGaAsP井戸層に要求されるEgの領域(a)の範囲内においては-1%の引張歪を得ることはできない。つまり、引張歪の井戸層を有する半導体レーザ素子を波長780nmで発振させる場合は、低い閾値電流を得ることができないという問題がある。

【0013】そこで、この発明の目的は、低閾値電流化を図ることができるInGaAsP井戸層を有する780nm帯の半導体レーザ素子、および、その半導体レーザ素子を用いた光ディスク装置を提供することにある。

【0014】

【課題を解決するための手段】上記目的を達成するため、第1の発明は、GaAs基板上に、少なくとも、第1導電型クラッド層と、第1ガイド層と、圧縮歪が導入された井戸層を含む歪量子井戸活性領域と、第2ガイド層と、第2導電型クラッド層が順次形成された発振波長が0.76μmより大きく且つ0.8μmより小さい半導体レーザ素子において、上記井戸層をInGaAs_{1-x}P_xで構成すると共に、上記井戸層の構成材料の格子定数をa(well)とし、上記GaAs基板の格子定数をa(GaAs)とした場合に、以下の関係が成立することを特徴としている。

$$x < 0.55$$

$$\{a(\text{well}) - a(\text{GaAs})\} / a(\text{GaAs}) \times 100 < 1.0$$

(%)

【0015】上記構成によれば、InGaAs_{1-x}P_x井戸層のGaAs基板に対する歪が1%よりも小さい圧縮歪となり、且つ、V族元素中におけるPの組成が0.55よりも小さくなっている。したがって、スピノーダル分解する温度がInGaAsPを成長させるのに十分な程度にまで下げることが可能になり、高信頼性が得られる。さらに、上記井戸層がAlフリーになることによって、歪量子井戸活性領域の劣化が防止される。さらに、上記井戸層の歪が1%よりも小さい圧縮歪であるために、閾値電流密度を無歪の場合よりも低下させることが可能になる。

【0016】すなわち、高出力時においても安定して長時間動作することが可能な、閾値電流の低い780nm帯半導体レーザ素子が得られるのである。

【0017】また、1実施例では、上記第1の発明の半導体レーザ素子において、上記井戸層の歪量を表わす上記「 $\{a(\text{well}) - a(\text{GaAs})\} / a(\text{GaAs}) \times 100$ 」の値は、0.25%よりも大きくなっている。

【0018】この実施例によれば、上記井戸層の圧縮歪量が、0.25%よりも大きくなっている。したがって、圧縮歪による閾値電流の低減効果がより確実に得られる。その結果、駆動電流が下がり、信頼性がさらに高められる。

【0019】また、1実施例では、上記第1の発明の半導体レーザ素子において、上記井戸層のV族元素中におけるP組成を表わす上記xの値は、0.50よりも小さくなっている。

【0020】この実施例によれば、上記井戸層のP組成が0.50よりも小さいために、InGaAsP成長時におけるスピノーダル分解の発生がさらに抑制される。したがって、特に高信頼性の半導体レーザ素子が得られる。

【0021】また、1実施例では、上記第1の発明の半導体レーザ素子において、上記井戸層の歪量は0.5%よりも小さくなっている。

【0022】この実施例によれば、上記井戸層の歪量が0.5%よりも小さいため、InGaAsP成長時におけるスピノーダル分解の発生が更に抑制される。したがって、特に高信頼性の半導体レーザ素子が得られる。

【0023】また、1実施例では、上記第1の発明の半導体レーザ素子において、上記歪量子井戸活性領域は障壁層を含んで構成されており、上記障壁層には引張歪が導入されている。

【0024】この実施例によれば、上記歪量子井戸活性領域を構成する障壁層には引張歪が与えられているので、上記歪量子井戸活性領域全体において歪補償がなされている。したがって、上記井戸層の圧縮歪に由来する応力が緩和されて、上記井戸層の結晶劣化が防がれる。その結果、高出力下での信頼性がより安定化される。

【0025】また、1実施例では、上記第1の発明の半導体レーザ素子において、上記井戸層の層厚は8nmよりも大きくなっている。

【0026】この実施例によれば、上記井戸層の層厚が8nm以上と厚くなっている。したがって、エネルギーバンド差を大きくする必要から井戸層圧縮歪量と障壁層引張歪量との絶対値に大きな差が付くように歪量を設定した場合でも、歪量子井戸活性領域内における平均歪量が小さくなる。したがって、低閾値電流と高い信頼性とを両立させることが可能になる。さらに、成長させる際に上記井戸層・障壁層間の界面の急峻性になまりが生じた場合でも、そのなまりがエネルギーバンド構造に与える影響を相対的に小さくすることができる。したがって、エネルギーバンド構造のなまりによる素子特性の悪化が防止される。

【0027】また、第2の発明は、上記第1の発明の半

導体レーザ素子を、発光装置として用いたことを特徴としている。

【0028】上記構成によれば、CD/MD用の光ディスク装置の発光装置として、従来よりも高い光出力で安定に動作する半導体レーザ素子が用いられている。したがって、光ディスクの回転数を従来よりも高速にしてもデータの読み書きが可能となり、特にCD-R(CD recordable)、CD-RW(CD rewritable)等への書き込み時に問題となっていた光ディスクへのアクセス時間が格段に短くなる。

【0029】

【発明の実施の形態】以下、この発明を図示の実施の形態により詳細に説明する。

【0030】＜第1実施の形態＞図1は、本実施の形態の半導体レーザ素子における構成を示す断面図である。また、図2は、図1に示す半導体レーザ素子の製造方法を示す模式的断面図である。本実施の形態は、歪量が0.25%よりも大きく1.0%よりも小さい圧縮歪を呈するInGaAsP井戸層の量子井戸活性領域を有する発振波長が0.78 μm 帯の半導体レーザ素子に関する。

【0031】図1に示すように、本実施の形態における半導体レーザ素子は、n-GaAs基板11上に、n-GaAsバッファ層(層厚0.5 μm)12、n-Al_{0.5}Ga_{0.5}As下部クラッド層(層厚1.7 μm)13、i-Al_{0.3}Ga_{0.7}As(層厚40nm)とi-Al_{0.2}Ga_{0.8}As(層厚5nm)との順に積層された2層から成る下部光ガイド層14、多重量子井戸活性層(発振波長0.785 μm)15、i-Al_{0.2}Ga_{0.8}As(層厚5nm)とi-Al_{0.3}Ga_{0.7}As(層厚40nm)との順に積層された2層から成る上部光ガイド層16、p-Al_{0.5}Ga_{0.5}As上部第1クラッド層(層厚0.2 μm)17、p-GaAsエッチングストップ層(層厚3nm)18、p-Al_{0.5}Ga_{0.5}As上部第2クラッド層(層厚1.2 μm)19、p-GaAsコンタクト層(層厚0.7 μm)20が、この順序でGaAs基板11側から積層されて形成されている。そして、GaAsエッチングストップ層18の直上に、AlGaAs上部第2クラッド層19およびGaAsコンタクト層20で成るリッジストライプ構造が形成されている。このリッジストライプ構造は、高さが約2 μm であり、幅がエッチングストップ層18の直上の最も広い個所で約2.5 μm である。

【0032】さらに、上記リッジストライプ構造の両側には、その側面を埋め込むように、n-Al_{0.7}Ga_{0.3}As第1埋め込み層(層厚0.6 μm)21、n-GaAs第2埋め込み層(層厚0.6 μm)22、p-GaAs第3埋め込み層(層厚0.7 μm)23が積層され、主に上記リッジストライプ構造の直下のみ電流が流れるような電流狭窄構造を形成している。さらに、上記リッジストライプ構造および第1～第3埋め込み層21～23上の全面に、p-GaAsキャップ層(層厚2 μm)24が積層されている。

【0033】ここで、上記多重量子井戸活性領域15は、2層の0.65%圧縮歪の $\text{In}_{0.34}\text{Ga}_{0.66}\text{As}_{0.49}\text{P}_{0.51}$ 井戸層(層厚7.5nm)と3層の-1.2%引張歪の $\text{In}_{0.05}\text{Ga}_{0.95}\text{As}_{0.56}\text{P}_{0.44}$ 障壁層(基板側から第1,第3層目の層厚7.5nm,第2層目の層厚7nm)とを、交互に積層して(つまり、障壁層で井戸層を挟んで)構成されている。

【0034】上記構成の0.65%圧縮歪 InGaAsP 井戸層半導体レーザ素子は、以下の様にして作製される。尚、以下の説明においては、各層の構成材料や層厚は省略することにする。まず、図2(a)に示すように、n-基板11上に、n-バッファ層12、n-下部クラッド層13、下部光ガイド層14、3層の障壁層および2層の井戸層を交互に配置して成る多重量子井戸活性領域15、上部光ガイド層16、p-上部第1クラッド層17、p-エッチングストップ層18、p-上部第2クラッド層19、p-コンタクト20を、MOCVDによって上述の順次で積層させる。尚、多重量子井戸活性領域15周辺を成長する際の雰囲気温度は670℃である。さらに、p-コンタクト20上におけるリジストライプ構造を形成する部分に、ストライプ状のレジストマスク25を形成する。

【0035】次に、図2(b)に示すように、上記レジストマスク25の直下以外の部分におけるp-コンタクト20およびp-上部第2クラッド層19のみをウェットエッチング法によって除去して、高さが約2 μm で幅が最も広い箇所が約2.5 μm のリジストライプ構造を形成する。その場合におけるエッチングは、硫酸と過酸化水素水との混合水溶液およびフッ酸を用いて、2段階に分けてp-エッチングストップ層18の上面まで行う。

【0036】次に、図2(c)に示すように、再度MOCVD法によって、上記リジストライプ構造の両側にリジストライプ構造の側面を埋め込むように、n-第1埋め込み層21、n-第2埋め込み層22、p-第3埋め込み層23を、順次積層する。その場合、上記リジストライプ構造の上面にも各埋め込み層21,22,23が上記リジストライプ構造の形状を反映して凸状に形成される。次に、p-第3埋め込み層23上における上記凸状部を除く領域を覆うようにレジストマスク(図示せず)を形成する。そして、上記凸状部の第1~第3埋め込み層21~23のみをエッチングによって順次除去して、p-コンタクト20の上面を露出させる。その後、上記レジストマスクを除去し、再びMOCVD法によってp-キャップ層24を全面に積層させる。

【0037】以後、図示してはいないが、基板11の表面にn側電極を形成し、p-キャップ層24の表面にp側電極を形成する。そうした後に、通常のウエハプロセスを経ることによって、共振器長800 μm の埋め込みリジスト型半導体レーザ素子が形成される。

【0038】 InGaAsP を0.78 μm 帯の半導体レー

ザ素子の歪量子井戸層に適用する場合、図10のスピノーダル曲線をそのまま適用すべきではないと推定される。その根拠は、主に以下の3つである。

【0039】1) 圧縮歪では、歪量が大きくなる程、無歪である場合に対して E_g が大きくなる。但し、その程度については、 InGaP に関しては文献「J. Appl. Phys., 54,4,p2052(1983)」に実測したデータが公開されている。しかしながら、 InGaAsP に関しては明確にされていない。この E_g の変化によって、図10における各 E_g を表す線は、GaAsに対する歪量が0%を表わす破線との交点を境にして、歪量0%の線から圧縮歪側に離れるに従ってより水平に近い傾きになって行くことが推定される。したがって、図10における領域(a)で示された780nmで発振する領域のうち、圧縮歪側の領域については、よりP組成の少ない方向にずれていることになる。

【0040】2) 図10に示した InGaAsP の E_g のデータは20年以上前に提示されたものであり、どこまで正確な数値を示されているかは不明である。その後に幾つかの文献において組成に対する E_g の計算式が提示されているが、各々が相違しており、明確にはなっていない。

【0041】3) 図10のスピノーダル曲線は、元素間の結合エネルギーを基にした計算で求められているが、井戸層のような薄層の場合には、下地の層との格子整合性による影響が大きいと考えられ、曲線が変化する可能性がある。すなわち、層厚が薄く且つ歪量が小さい層の場合には、歪を内包するにも拘らずGaAs基板の格子配列に適合しようとするため、本来ならば自由エネルギー的に不安定で有限のスピノーダル分解温度を持つ結晶であるにも拘らず、格子整合に近い格子定数を有する自由エネルギー的に安定な状態を取ろうとする。そのために、スピノーダル分解する温度が下がって、より低い温度で成長できることが可能になると考えられる。また、成長方法等によってもスピノーダル分解温度が変化すると考えられる。

【0042】これらは何れも定量的なデータが明確になってはいないが、従来の技術では良好な成長ができないと判断されていた780nm帯で発振する圧縮歪の井戸層が、よりP組成を少なく設定にすることによって成長できる可能性を示している。

【0043】そこで、図10における領域(a)のうちの圧縮歪側の領域であって、P組成が少ない領域において、 InGaAsP 井戸層の組成を種々設定して半導体レーザ素子を作成し、その特性の比較検討を行った。その結果、本実施の形態における0.65%圧縮歪の $\text{In}_{0.34}\text{Ga}_{0.66}\text{As}_{0.49}\text{P}_{0.51}$ 井戸層のごとく、圧縮歪の量を1%より小さくし、且つ、P組成を0.55より小さくすることによって、高出力で信頼性の高い半導体レーザ素子を得ることができるのである。

【0044】これは、上記3)の理由によって、圧縮歪量を1%より小さくすることでスピノーダル分解する温度がInGaAsPを成長させるのに十分な程度にまで下がったこと、そして、上記1)及び2)の理由によって、780nmの波長が得られるEgが図10に示されたEgの線よりもP組成の少ない方にずれたことによるものと推測される。図3に、上記1)及び2)の理由から推測される上記領域(a)を形成する1.55eV, 1.60eVのEg線を示す。但し、これは必ずしも真の値を示すものではなく、本実施の形態においては、図3に示す領域(a)に基づいて実際に半導体レーザ素子を作製し、それによって有効なPの組成が0.5より小さいことを導き出している。尚、図3には、比較のために、従来考えられていた領域(a)を形成するEg線も併せて示している。

【0045】また、圧縮歪量を0.5%より小さくすること、もしくは、P組成を0.5より小さくすることによって、更にスピノーダル分解を抑制でき、より高い信頼性を得ることができる。

【0046】さらに、上述のような構成を有するInGaAsP圧縮歪量子井戸半導体レーザ素子においては、その閾値電流と井戸層圧縮歪量との関係について調べると、図4に示すように、井戸層の歪量を0.25%<圧縮歪量<1.0%としたとき、閾値電流が無歪の場合よりも顕著に低くなることが分る。中でも、歪量を0.3%<圧縮歪量<0.8%とした場合に、特に圧縮歪導入による閾値電流の改善効果が高くなるのである。

【0047】尚、以下の実施の形態中において用いる「歪量」とは、GaAs基板の格子定数を $a(\text{GaAs})$ とし、対象とする層を構成する材料の格子定数を $a(X)$ とした場合に、 $\{a(X)-a(\text{GaAs})\}/a(\text{GaAs}) \times 100(\%)$ で定義する。また、図4は、「井戸層が無歪の場合の閾値電流密度」に対する「井戸層に歪を導入した場合の閾値電流密度」の比によって、歪導入による閾値電流密度の変化を示したものである。尚、図4に示す結果は、図11に示した通信用長波長で発振するInGaAs井戸層半導体レーザ素子による閾値電流密度の結果と相違しているが、これは井戸層で使用している材料や発振波長の違いによるものと考えられる。

【0048】上述のように、本実施の形態においては、少なくとも井戸層をAlフリーのInGaAsPで構成して活性領域の劣化を防ぐと共に、井戸層のP組成を図3における圧縮歪1%以下の領域(a)内において0.5より小さい0.51とすることによって、InGaAsPをMOCVD法等によって成長させる際にスピノーダル分解が発生しないようにしている。また、井戸層の歪を1%よりも小さく且つ0.25%よりも大きい0.65%と閾値電流低減にとって適正な大きさの圧縮歪を導入することによって、閾値電流を下げるができる。その結果、100mW以上という高い光出力でも安定して長時間動作させることが可能な波長0.78 μm 帯光ディスク

用半導体レーザ素子を得ることができる。

【0049】さらに、本実施の形態においては、活性領域内の障壁層に-1.2%の引張歪を導入することによって、上記活性領域内で井戸層の圧縮歪による応力を補償するようにしている。したがって、上記応力による井戸層の結晶劣化が起こり難くなり、結果として、高出力駆動時の信頼性をさらに高くすることができる。

【0050】ところで、半導体レーザ素子として歪の入った層を用いる場合には、あまり層厚を厚くすると自らの応力によって結晶劣化が発生する。その結晶劣化が発生するようになる層厚が臨界膜厚と言われるものであり、その算出式としては幾つかの計算式があるが、一般にMatthewの理論(Thin Solid Films, 26, 1, pp. 129~134 (1975))による計算がよく用いられている。ここで、本実施の形態のように、障壁層にも歪を導入したような2種類以上の異なる歪量の層が組み合わせられた場合には、活性領域内の各層個々の臨界膜厚だけではなく、活性領域全体の平均歪量 Δ に対する臨界膜厚についても考慮する必要がある。

【0051】つまり、上記井戸層(層数 m)と障壁層(層数 n)との各層厚を D_{wm} , D_{bn} とし、歪量を ΔA_{wm} , ΔA_{bn} とした場合に、 $\Delta = \Sigma(\Delta A_{wm} \times D_{wm} + \Delta A_{bn} \times D_{bn}) / (\Sigma(D_{wm} + D_{bn}))$ で定義される活性領域内の平均歪量 Δ から求められる臨界膜厚よりも、活性領域内の総膜厚 $\Sigma(D_{wm} + D_{bn})$ を小さくする必要がある。本実施の形態の場合においては、量子井戸活性領域(平均歪量:-0.45%)の臨界膜厚理論値が58nmであるのに対し、実際における量子井戸活性領域の総膜厚は37nmであり、上記臨界膜厚理論値よりも薄く結晶劣化が発生しない条件を満たしている。

【0052】ところで、本実施の形態においては、障壁層に-1.2%という比較的大きな引張歪を導入しているが、これも閾値電流の改善を目的としたものである。波長0.78 μm 帯量子井戸半導体レーザ素子の障壁層として用いることが可能な組成のInGaAsP結晶は、概ね引張歪量が大きいほどEgも大きくなる。そのため、本実施の形態のように障壁層に大きな引張歪を導入することによって、井戸層のバンドギャップエネルギー $E_g(w)$ と障壁層のバンドギャップエネルギー $E_g(b)$ との差 $\Delta E_g = (E_g(b) - E_g(w))$ を大きくすることができる。結果として、上記井戸層からのキャリアのオーバーフローを減少させることができ、レーザの発振閾電流値を下げるができるのである。

【0053】尚、本実施の形態においては、上記多重量子井戸活性領域12周辺の成長温度を670℃とし、成長圧力、材料ガスの流量および分圧等の成長条件を最適化している。そのために、スピノーダル分解の抑制に加えて、Pの離脱等による結晶の悪化もなく、高出力で良好な素子特性および信頼性を得ることができる。このように、以下に続く第2実施の形態〜第4実施の形態の半

導体レーザ素子を成長する際にも、各成長温度ごとに最適化した成長条件を適用している。

【0054】＜第2実施の形態＞図5は、本実施の形態の半導体レーザ素子における構成を示す断面図である。図5に示すように、本実施の形態における半導体レーザ装置は、 n -GaAs基板31上に、 n -GaAsバッファ層(層厚 $0.5\mu\text{m}$)32、 n - $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$ 下部第1クラッド層(層厚 $1.5\mu\text{m}$)33a、 n - $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 下部第2クラッド層(層厚 $1.5\mu\text{m}$)33b、 i - $\text{Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 下部光ガイド層(層厚 30nm)34、多重量子井戸活性領域(発振波長 $0.78\mu\text{m}$)35、 i - $\text{Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 上部光ガイド層(層厚 30nm)36、 p - $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 上部第1クラッド層(層厚 $0.2\mu\text{m}$)37、 p -GaAsエッチングストップ層(層厚 3nm)38、 p - $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 上部第2クラッド層(層厚 $1.2\mu\text{m}$)39、 p -GaAsコンタクト層(層厚 $0.7\mu\text{m}$)40が、この順で n -GaAs基板31側から積層されて形成されている。そして、 p -GaAsエッチストップ層38の直上に、 AlGaAs 上部第2クラッド層39およびGaAsコンタクト層40で成るリジストライプ構造が形成されている。このリジストライプ構造は、高さが約 $2\mu\text{m}$ であり、幅がエッチングストップ層38直上の最も広い箇所約 $2\mu\text{m}$ である。

【0055】さらに、上記リジストライプ構造の両側には、その側面を埋め込むように n - $\text{Al}_{0.7}\text{Ga}_{0.3}\text{As}$ 第1埋め込み層(層厚 $0.6\mu\text{m}$)41、 n -GaAs第2埋め込み層(層厚 $0.6\mu\text{m}$)42、 p -GaAs第3埋め込み層(層厚 $0.7\mu\text{m}$)43が積層され、主に上記リジストライプ構造の直下のみ電流が流れるような電流狭窄構造を形成している。さらに、上記リジストライプ構造および第1～第3埋め込み層41～43上の全面に、 p -GaAsキャップ層(層厚 $2\mu\text{m}$)44が積層されている。

【0056】ここで、上記多重量子井戸活性領域35は、2層の 0.35% 圧縮歪の $\text{In}_{0.27}\text{Ga}_{0.73}\text{As}_{0.55}\text{P}_{0.45}$ 井戸層(層厚 8nm)と、3層の -1.45% 引張歪の $\text{In}_{0.09}\text{Ga}_{0.91}\text{As}_{0.41}\text{P}_{0.59}$ 障壁層(基板側から第1、第3層目の層厚 10nm 、第2層目の層厚 5nm)とを、交互に積層して(つまり、障壁層で井戸層を挟んで)構成されている。尚、多重量子井戸活性領域35の周辺を成長する際の雰囲気温度は 600°C に設定されている。

【0057】本実施の形態における半導体レーザ素子は、上記第1実施の形態における半導体レーザ素子の場合と同様に、井戸層周辺の層を Al フリーの層とし、且つ、 InGaAsP 井戸層の P 組成を圧縮歪 1% 以下の領域(a)内において 0.50 よりも小さい 0.45 としているので、MOCVD法等によって形成する際にスピノーダル分解が発生することはない。また、井戸層の歪量を 1% よりも小さく且つ 0.25% よりも大きい 0.35% と適正な値に設定して閾値電流の低減を図り、さらには歪補償構造も取り入れているので、発振波長 $0.78\mu\text{m}$

で動作させた場合に、安定して高出力動作を行うことができる。

【0058】また、本実施の形態においては、特に上記井戸層の圧縮歪量を、 0.5% 以下に設定したために、スピノーダル分解する温度が上記第1実施の形態の場合よりもさらに下がっていると推定される。したがって、井戸層および障壁層を成長させる際に、 P の離脱を抑制するために成長温度をやや低めに設定したとしても、スピノーダル分解による井戸層結晶の悪化はなく、上記第1実施の形態の場合と同レベル以上の高い信頼性を確保することができるのである。

【0059】尚、本実施の形態の半導体レーザ装置における活性領域の平均歪量および総膜厚は、夫々 0.75% および 41nm である。このように、総膜厚 41nm は、計算される臨界膜厚 31nm よりもおおきくなっているが、本実施の形態における半導体レーザ素子は良好な信頼性を有している。これは、少なくとも本実施の形態のようなGaAs基板上の InGaAsP 系材料での歪補償構造においては、半導体レーザの特性から見た臨界膜厚は、実際にはMatthewの理論より厚いことが推定される。そこで、種々の検討を行った結果、Matthewの理論による臨界膜厚の 1.5 倍未満での膜厚であれば、半導体レーザ素子として十分な特性が得られることが判明した。本実施の形態の半導体レーザ装置における活性領域の総膜厚 41nm は、臨界膜厚 31nm の 1.5 倍である 46.5nm よりも小さい。したがって、結晶劣化は発生せず、良好な信頼性を呈することができるのである。

【0060】＜第3実施の形態＞図6は、本実施の形態の半導体レーザ装置における構成を示す断面図である。図6に示すように、本実施の形態における半導体レーザ装置は、 n -GaAs基板51上に、 n -GaAsバッファ層(層厚 $0.5\mu\text{m}$)52、 n - $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$ 下部第1クラッド層(層厚 $1.3\mu\text{m}$)53a、 n - $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 下部第2クラッド層(層厚 $1.0\mu\text{m}$)53b、 i - $\text{Al}_{0.35}\text{Ga}_{0.65}\text{As}$ (層厚 30nm)と i - $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ (層厚 3nm)との順に2層から成る下部光ガイド層54、多重量子井戸活性領域(発振波長 $0.78\mu\text{m}$)55、 i - $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ (層厚 3nm)と i - $\text{Al}_{0.35}\text{Ga}_{0.65}\text{As}$ (層厚 30nm)との順に2層から成る上部光ガイド層56、 p - $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 上部第1クラッド層(層厚 $0.2\mu\text{m}$)57、 p -GaAsエッチングストップ層(層厚 3nm)58、 p - $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 上部第2クラッド層(層厚 $1.2\mu\text{m}$)59、 p -GaAsコンタクト層(層厚 $1.0\mu\text{m}$)60が、この順で n -GaAs基板51側から積層されている。そして、 p -GaAsエッチングストップ層58直上に、 AlGaAs 上部第2クラッド層59およびGaAsコンタクト層60で成るリジストライプ構造が形成されている。このリジストライプ構造は、高さが $2.2\mu\text{m}$ であり、幅がエッチングストップ層58直上の最も広い箇所約 $2.5\mu\text{m}$ である。

【0061】さらに、上記リッジストライプ構造における側面とその両側におけるエッチングストップ層58上とは、絶縁膜61としてSiN膜が積層され、主に上記リッジストライプ構造の直下のみ電流が流れるような電流狭窄構造を形成している。

【0062】ここで、上記多重量子井戸活性領域55は、2層の0.28%圧縮歪の $\text{In}_{0.25}\text{Ga}_{0.75}\text{As}_{0.57}\text{P}_{0.43}$ 井戸層(層厚11nm)と、3層の-1.2%引張歪の $\text{GaAs}_{0.66}\text{P}_{0.34}$ 障壁層(基板側から第1,第3層目の層厚7nm,第2層目の層厚6nm)とを、交互に積層して(つまり、障壁層で井戸層を挟んで)構成されている。尚、本実施の形態における半導体レーザ素子を作製する際の成長温度は650℃に設定している。

【0063】本実施の形態における半導体レーザ素子は、上記第1実施の形態および第2実施の形態における半導体レーザ素子の場合と同様に、井戸層周辺の層をAlフリーの層とし、且つ、 InGaAsP 井戸層のP組成を圧縮歪1%以下の領域(a)内において0.50よりも小さい0.43としているので、MOCVD法等によって形成する際にスピノーダル分解が発生することはない。また、上記井戸層の歪量を1%よりも小さく且つ0.25%よりも大きい0.28%と適正な値に設定して閾値電流の低減を図り、さらには歪補償構造も取り入れているので、発振波長0.78μmで動作させた場合に、安定して高出力動作を行うことができる。

【0064】また、本実施の形態においては、特に上記井戸層の歪を小さな歪量の圧縮歪に設定すると共に、上記井戸層の層厚を11nmと比較的厚めに設定している。したがって、圧縮歪の井戸層と引張歪の障壁層とにおける歪量の絶対値に大きな差があったとしても活性領域内の平均歪量は小さくなり、活性領域の臨界膜厚理論値は実際の活性領域膜厚よりも大きくなるのである。

【0065】尚、本実施の形態の半導体レーザ装置における上記井戸層、障壁層および活性領域内平均の歪量は、夫々+0.28%、-1.2%および-0.42%である。また、活性領域の臨界膜厚および実際の活性領域膜厚は、夫々63nmおよび42nmである。このように、上記井戸層の圧縮歪量を閾値電流低減に有効な歪量の下限(0.25%)に近い値である0.28%としたのは、スピノーダル分解による活性領域結晶の劣化の可能性をできる限り抑制するためである。さらに、本実施の形態の半導体レーザ装置においては、上記井戸層の層厚を障壁層の層厚の1.5倍以上に厚くすることによって、実活性領域総厚42nmに対して臨界膜厚理論値を63nmと約1.5倍の値にすることができるのである。

【0066】以上、本実施の形態の半導体レーザ素子においては、 InGaAsP 井戸層のP組成は0.50よりも小さく、上記井戸層の歪量は1%よりも小さく且つ0.25%よりも大きいという条件を満たしつつ、低圧縮歪井戸層・高引張歪障壁層という条件の下で井戸層の層厚

を厚くしている。したがって、活性領域結晶の劣化の抑制による高い信頼性と上記第1,2実施の形態の場合と同程度の低閾値電流とを同時に実現できるのである。さらに、上記井戸層の層厚を厚くしたことによって、仮に井戸層・障壁層間の界面の急峻性が悪くそのバンド構造境界部分になまりが生じた場合であっても、上記井戸層・障壁層間におけるバンド構造境界部分のなまりが活性領域内のバンド構造全体に与える影響が相対的に小さくなり、層界面の急峻性悪化に由来する特性の悪化を防ぐことができる。尚、ここで述べた効果を得るためには、上記井戸層の厚さが8nmよりも大きいことが望ましい。

【0067】<第4実施の形態>図7は、本実施の形態の半導体レーザ素子における構成を示す断面図である。図7に示すように、本実施の形態における半導体レーザ装置は、n-GaAs基板71上に、n-GaAsバッファ層(層厚0.5μm)72、n- $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 下部クラッド層(層厚1.7μm)73、i- $\text{In}_{0.49}\text{Ga}_{0.51}\text{P}$ 下部光ガイド層(層厚40nm)74、多重量子井戸活性領域(発振波長0.775μm)75、i- $\text{In}_{0.49}\text{Ga}_{0.51}\text{P}$ 上部光ガイド層(層厚40nm)76、p- $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 上部第1クラッド層(層厚1.44μm)77、p-GaAs保護層(層厚3nm)78が、この順でn-GaAs基板71側から積層されて、メサストライプ構造が形成されている。このメサストライプ構造は、高さが約3μmであり、幅が最も広い箇所で約2μmである。そして、その最下部は、n- $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 下部クラッド層73の半ばまで達している。

【0068】さらに、上記メサストライプ構造の両側には、その側面を埋め込むようにp- $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 第1埋め込み層(層厚1.5μm)79、n- $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 第2埋め込み層(層厚1.5μm)80、p-GaAs第3埋め込み層(層厚0.1μm)81が積層され、主に上記メサストライプ構造のみ電流が流れるような電流狭窄構造(所謂埋め込みヘテロ型構造)を形成している。さらに、上記メサストライプ構造および第1~第3埋め込み層79~81上の全面に、p- $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 上部第2クラッド層(層厚1.0μm)82、p-GaAsキャップ層(層厚2μm)83が積層されている。

【0069】ここで、上記多重量子井戸活性領域75は、2層の0.46%圧縮歪の $\text{In}_{0.28}\text{Ga}_{0.72}\text{As}_{0.56}\text{P}_{0.44}$ 井戸層(層厚3.5nm)と、3層の-1%引張歪の $\text{In}_{0.35}\text{Ga}_{0.65}\text{P}$ 障壁層(基板側から第1,第3層目の層厚6nm,第2層目の層厚5nm)とを、交互に積層して(つまり、障壁層で井戸層を挟んで)構成されている。尚、多重量子井戸活性領域75の平均歪量は-0.57%である。また、多重量子井戸活性領域75の総膜厚は24nmであり、臨界膜厚理論値44nm以下である。

【0070】本実施の形態における半導体レーザ素子は、上記第1実施の形態~第3実施の形態における半導体レーザ素子の場合と同様に、井戸層周辺の層をAlフ

リーの層とし、且つ、InGaAsP井戸層のP組成を圧縮至1%以下の領域(a)内において0.50よりも小さい0.44としているので、MOCVD法等によって形成する際にスピノーダル分解が発生することはない。また、上記井戸層の歪量を1%よりも小さく且つ0.25%よりも大きい0.46%と適正な値に設定して閾値電流の低減を図り、さらには歪補償構造も取り入れているので、発振波長0.78 μm で動作させた場合に、安定して高出力動作を行うことが可能な埋め込みヘテロ型量子井戸半導体レーザ素子を提供できる。

【0071】以上、上記第1実施の形態～第4実施の形態において、この発明における4種類の半導体レーザ素子を挙げた。この発明の目的とするところは、上記井戸層をInGaAsPとしてAlフリー化し、且つ、そのP組成をスピノーダル分解が発生しないように圧縮至1%以下の領域(a)内において0.55より小さくし、さらに、その歪量を1%よりも小さく且つ0.25%よりも大きく最適化して閾値電流の低減を図り、場合によっては障壁層にも井戸層とは反対の大きさの歪を導入することによって、100mW以上という高い光出力でも安定に動作する発振波長0.78 μm 帯の半導体レーザ素子を得ることである。したがって、上述した特許請求の範囲に記載された条件に沿うものであれば、井戸層および障壁層の材料組成、層厚、層数、歪量やその他の各層の構成は、上記各実施の形態に限定されるものではない。

【0072】<第5実施の形態>本実施の形態は、上記各実施の形態における半導体レーザ装置を用いた光ディスク装置に関する。図8は、本実施の形態における光ディスク装置の構成図である。この光ディスク装置は、光ディスク91にデータを書き込んだり、光ディスク91に書き込まれたデータを再生したりするものであり、その際に用いる発光装置として、上記各実施の形態の何れか一つにおける半導体レーザ素子92を備えている。

【0073】以下、本光ディスク装置の構成および動作について説明する。本光ディスク装置は、書き込みの際には、半導体レーザ素子92から出射された信号光(データ信号が重畳されたレーザ光)はコリメートレンズ93を通過して平行光となり、ビームスプリッタ94を透過する。そして、 $\lambda/4$ 偏光板95によって偏光状態が調節された後に、レーザ光照射用対物レンズ96によって集光されて光ディスク91を照射する。こうして、データ信号が重畳されたレーザ光によって、光ディスク91にデータが書き込まれる。

【0074】一方、読み出しの際には、上記半導体レーザ素子92から出射されたデータ信号が重畳されていないレーザ光が、上記書き込みの場合と同じ経路を辿って光ディスク91を照射する。そして、データが記録された光ディスク91の表面で反射されたレーザ光は、レーザ光照射用対物レンズ96および $\lambda/4$ 偏光板95を経た後、ビームスプリッタ94で反射されて進行方向が9

0°変更される。その後、再生光用対物レンズ97によって集光され、信号検出用受光素子98に入射される。そして、こうして信号検出用受光素子98内で、入射したレーザ光の強弱に応じて光ディスク91から読み出されたデータ信号が電気信号に変換され、信号光再生回路99によって元の情報信号に再生されるのである。

【0075】本実施の形態における光ディスク装置においては、上述したように、従来よりも高い光出力で動作する半導体レーザ素子92を用いている。そのために、光ディスク91の回転数を従来よりも高速化しても、データの読み書きを行うことが可能である。したがって、従来、特にCD-R、CD-RW等への書き込み時に問題となっていた光ディスクへのアクセス時間を格段に短くすることができ、より快適な操作を実現した光ディスク装置を提供することが可能になるのである。

【0076】尚、本実施の形態においては、上記各実施の形態における半導体レーザ素子を記録再生型の光ディスク装置に適用した例について説明した。しかしながら、この発明はこれに限定される物ではなく、波長0.78 μm 帯の半導体レーザ素子を発光装置として用いる光ディスク記録装置や光ディスク再生装置にも適用可能であることは言うまでもない。

【0077】

【発明の効果】以上より明らかなように、第1の発明の発振波長が0.78 μm 帯の半導体レーザ装置は、井戸層をInGaAs $_{1-x}$ P $_x$ で構成すると共に $x < 0.55$ となるようにし、上記井戸層の格子定数を $a(\text{well})$ としGaAs基板の格子定数を $a(\text{GaAs})$ とした場合に、「 $\{a(\text{well}) - a(\text{GaAs})\} / a(\text{GaAs}) \times 100 < 1.0$ 」の関係が成立するようにしたので、上記InGaAsP井戸層を成長させる際にスピノーダル分解の発生を抑制することができる。したがって、高信頼性を得ることができる。さらに、上記井戸層をAlフリーにして、歪量子井戸活性領域の上記COD等による劣化を防止することができる。さらに、上記井戸層の歪を1%よりも小さい圧縮歪としたので、閾値電流密度を無歪の場合よりも低下させることができる。

【0078】すなわち、この発明によれば、100mW～200mWという高出力時においても安定して長時間動作することが可能な、閾値電流の低い780nm帯半導体レーザ素子を得ることができるのである。

【0079】また、1実施例の半導体レーザ素子は、上記「 $\{a(\text{well}) - a(\text{GaAs})\} / a(\text{GaAs}) \times 100 (\%)$ 」で表わされる上記井戸層の歪量を0.25%よりも大きくしたので、圧縮歪による閾値電流の低減効果をより確実に得ることができる。したがって、駆動電流を下げて信頼性をさらに高めることができる。

【0080】また、1実施例の半導体レーザ素子は、上記 x の値を0.50よりも小さくしたので、上記InGaAsP井戸層の成長時におけるスピノーダル分解の発生

を更に抑制することができる。したがって、特に高信頼性の半導体レーザ素子を得ることができる。

【0081】また、1実施例の半導体レーザ素子は、上記井戸層の歪量を0.5%よりも小さくしたので、上記InGaAsP井戸層の成長時におけるスピノーダル分解の発生を更に抑制することができる。したがって、特に高信頼性の半導体レーザ素子を得ることができる。

【0082】また、1実施例の半導体レーザ素子は、上記歪量子井戸活性領域を、引張歪が導入された障壁層を含んで構成したので、上記歪量子井戸活性領域全体において歪補償を行うことができる。したがって、上記井戸層の圧縮歪に由来する応力を緩和して、上記井戸層の結晶劣化を防止することができる。その結果、高出力下での信頼性をより安定化させることができる。

【0083】また、1実施例の半導体レーザ素子は、上記井戸層の層厚を8nmよりも大きくしたので、エネルギーバンド差を大きくする必要から井戸層圧縮歪量と障壁層引張歪量との絶対値に大きな差が付くように歪量を設定した場合でも、歪量子井戸活性領域内における平均歪量を小さくできる。したがって、低閾値電流と高い信頼性とを両立させることが可能になる。さらに、成長させる際に上記井戸層・障壁層間の界面の急峻性になまりが生じた場合でも、そのなまりがエネルギーバンド構造に与える影響を相対的に小さくすることができる。したがって、エネルギーバンド構造のなまりによる素子特性の悪化を防止することができる。

【0084】また、第2の発明は、上記第1の発明の半導体レーザ素子を発光装置として用いたので、光ディスクの回転数を従来よりも高速にしてもデータの読み書きを行うことができる。特にCD-R、CD-RW等への書き込み時に問題となっていた光ディスクへのアクセス時間を、格段に短くすることができる。

【図面の簡単な説明】

【図1】 この発明の半導体レーザ素子における構成を示す断面図である。

【図2】 図1に示す半導体レーザ素子の製造方法を示す図である。

【図3】 推測される780nm発振Eg領域(a)を示す図である。

【図4】 井戸層圧縮歪量に対する閾値電流密度の変化を示す図である。

【図5】 図1とは異なる半導体レーザ素子における構

成を示す断面図である。

【図6】 図1および図5とは異なる半導体レーザ素子における構成を示す断面図である。

【図7】 図1、図5および図6とは異なる半導体レーザ素子における構成を示す断面図である。

【図8】 この発明の光ディスク装置の構成図である。

【図9】 従来のAlフリー化された半導体レーザ装置の構造を示す断面図である。

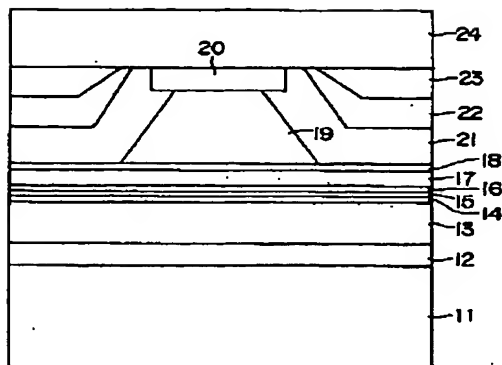
【図10】 従来から用いられているInGaAsPのスピノーダル曲線を示す図である。

【図11】 InGaAs井戸層に関する歪量と閾値電流密度との関係を示す図である。

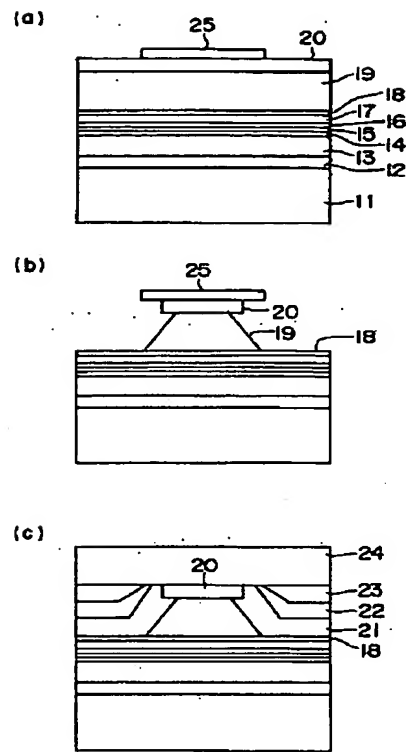
【符号の説明】

- 11, 31, 51, 71...GaAs基板、
- 12, 32, 52, 72...GaAsバッファ層、
- 13, 33, 53, 73...AlGaAs下部クラッド層、
- 14, 34, 54...AlGaAs下部光ガイド層、
- 15, 35, 55, 75...多重量子井戸活性層、
- 16, 36, 56...AlGaAs上部光ガイド層、
- 17, 37, 57, 77...AlGaAs上部第1クラッド層、
- 18, 38, 58...GaAsエッチングストップ層、
- 19, 39, 59, 82...AlGaAs上部第2クラッド層、
- 20, 40, 60...GaAsコンタクト層、
- 21, 41, 79...AlGaAs第1埋め込み層、
- 22, 42...GaAs第2埋め込み層、
- 23, 43, 81...GaAs第3埋め込み層、
- 24, 44, 83...GaAsキャップ層、
- 61...絶縁膜(SiN膜)、
- 74...InGaP下部光ガイド層、
- 76...InGaP上部光ガイド層、
- 78...GaAs保護層、
- 80...AlGaAs第2埋め込み層、
- 91...光ディスク、
- 92...半導体レーザ素子、
- 93...コリメートレンズ、
- 94...ビームスプリッタ、
- 95...λ/4偏光板、
- 96...レーザ光照射用対物レンズ、
- 97...再生光用対物レンズ、
- 98...信号検出用受光素子、
- 99...信号光再生回路。

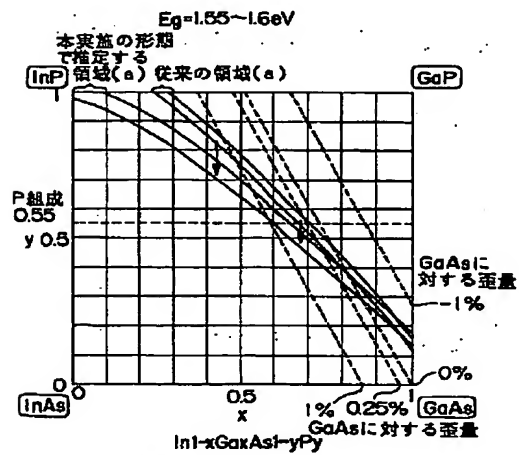
【图 1】



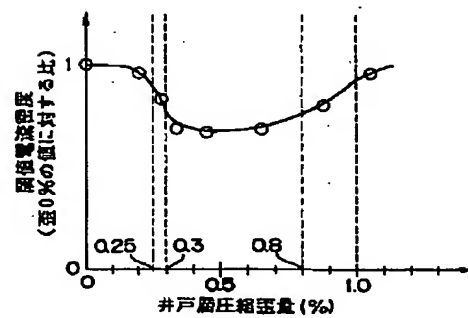
【図2】



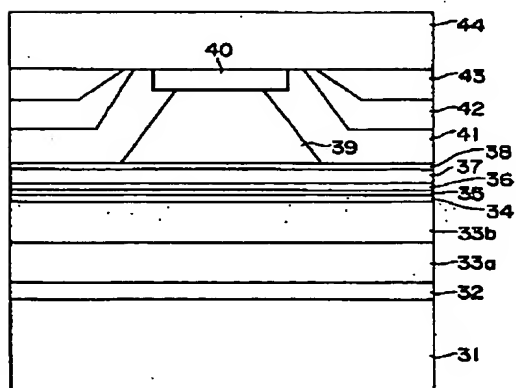
【図3】



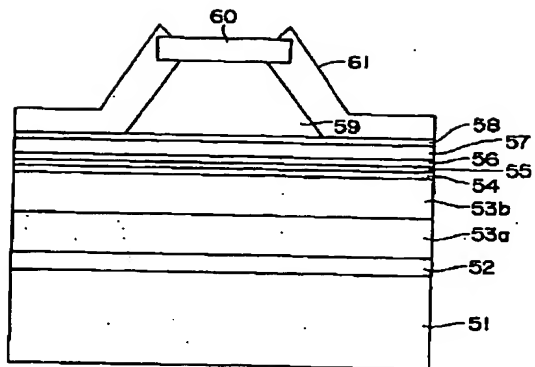
【图4】



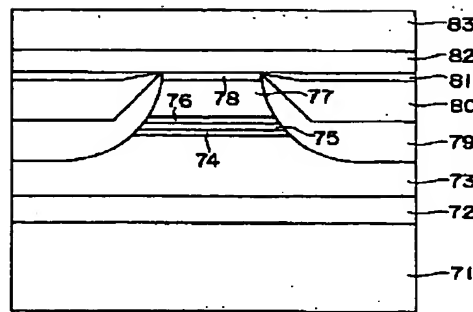
【図5】



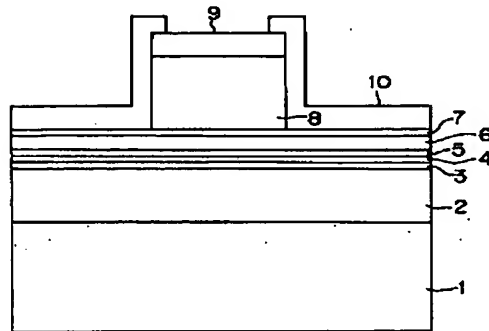
【図6】



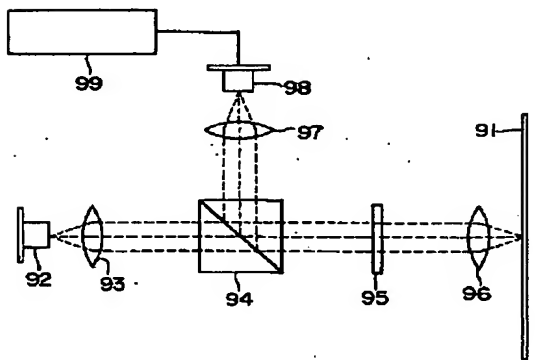
【図7】



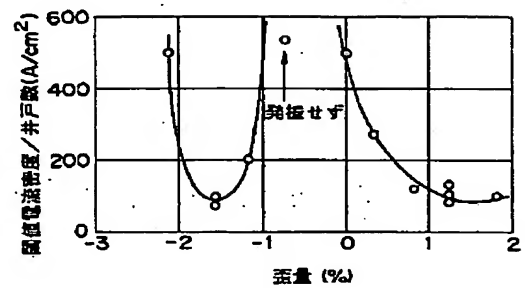
【図9】



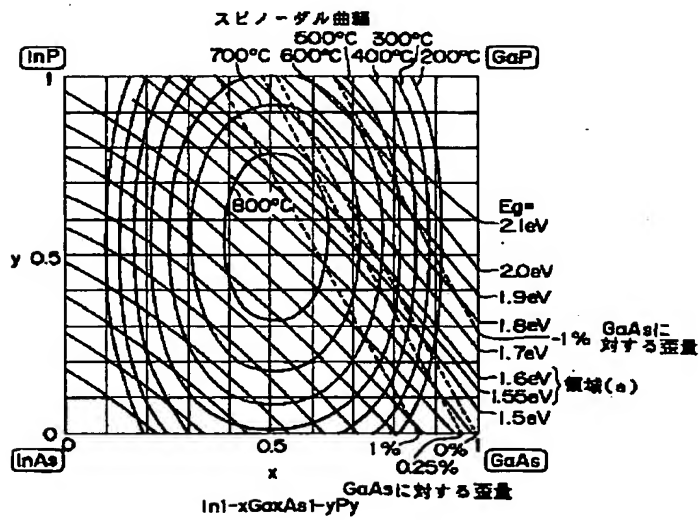
【図8】



【図11】



【図10】



フロントページの続き

(72)発明者 山本 圭
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

Fターム(参考) 5F073 AA04 AA11 AA21 AA45 AA53
AA74 BA05 CA13 CB02 DA05
DA23 EA23 EA24 EA28